

На правах рукописи

**Челебаев Сергей Валерьевич**

**СИНТЕЗ СТРУКТУР ПРЕОБРАЗОВАТЕЛЕЙ  
ЧАСТОТНО-ВРЕМЕННЫХ ПАРАМЕТРОВ СИГНАЛОВ  
В КОД НА ОСНОВЕ НЕЙРОСЕТЕВЫХ ТЕХНОЛОГИЙ**

Специальность: 05.13.05 – Элементы и устройства вычислительной  
техники и систем управления

**АВТОРЕФЕРАТ**  
диссертации на соискание ученой степени  
кандидата технических наук

Рязань 2006

Работа выполнена в ГОУВПО "Рязанский государственный радиотехнический университет"

Научный руководитель: доктор технических наук, профессор  
Локтюхин Виктор Николаевич

Официальные оппоненты: доктор технических наук, профессор  
Путилин Александр Борисович;

кандидат технических наук, доцент  
Сафьянников Николай Михайлович

Ведущая организация: Институт проблем управления  
им. В.А. Трапезникова РАН

Защита диссертации состоится "23" июня 2006 г. в 12 часов на заседании диссертационного совета Д 212.211.04 в ГОУВПО "Рязанский государственный радиотехнический университет" по адресу: 390005, г. Рязань, ул. Гагарина, 59/1.

С диссертацией можно ознакомиться в библиотеке ГОУВПО "РГРТУ".

Автореферат разослан "17" мая 2006 г.

Ученый секретарь  
диссертационного совета  
кандидат технических наук

А.Г. Борисов

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

**Актуальность проблемы.** Для измерения целого ряда параметров технологических процессов (уровень физических сред, расход, плотность, давление, скорость, температура и т.д.) широко используются частотные датчики с представлением измерительных данных в виде частотно- и время-импульсных сигналов. Важным направлением кардинального повышения точности и надежности их измерения является развитие функциональных возможностей преобразователей, осуществляющих аналого-цифровое преобразование и первичную математическую переработку этих (импульсно-аналоговых) сигналов. Созданию теории, методов и средств их преобразования и математической обработки посвящены работы многих советских и зарубежных ученых: Смолова В.Б., Угрюмова Е.П., Чернявского Е.А., Карпова Р.Г., Паламарюка Г.О., Шляндина В.М., Новицкого П.В., Кнорринга В.Г., Гутникова В.С., Шахова Э.К., Данчеева В.П., Герасимова И.В., Сафьянникова Н.М., Вуда П., Тейлора Д. и др.

Важным фактором интеллектуализации преобразователей является развитие технологий микроэлектроники. С появлением в последние годы больших интегральных схем (БИС) с программируемой структурой, в том числе и ПЛИС (программируемые логические интегральные схемы), появились все необходимые предпосылки для расширения функциональных возможностей, а также дальнейшего улучшения технико-экономических характеристик преобразователей частотно-временных параметров измерительных сигналов (частоты, периода, временного интервала). Однако их достижение ограничивается рядом нерешенных до настоящего момента проблем, связанных с проектированием этих преобразователей. Так, известные методы преобразования импульсно-аналоговых сигналов ориентированы в основном на построение устройств на базе цифровых схем со средним уровнем интеграции. При этом их прямой перевод в среду ПЛИС, например с помощью графического редактора САПР, не учитывает возможностей современных БИС на оперативную программную перестройку их схемы на решение новой задачи преобразования, что весьма существенно для реализации преобразователей с обучаемой (перестраиваемой) структурой.

Наряду с этим также следует отметить такие проблемы, как:

- отсутствие до настоящего времени удобного для последующей реализации на ПЛИС способа математического описания (моделей) преобразователей, инвариантного к виду преобразуемой аналоговой величины. Наличие такого описания рассматривается как основа формализации синтеза этих преобразователей, позволяющего сократить сроки разработки устройств преобразования информации, особенно с увеличением сложности и перечня выполняемых ими операций;

- узкая специализация известных вычислительных и функциональных преобразователей с фиксированной структурой и вытекающая отсюда необходимость расширения их интеллектуальных возможностей, в том числе путем создания структур с изменяемыми, обучаемыми связями между элементами устройства, особенно с учетом роста применения нейросетевых технологий построения интеллектуальных систем в различных областях информационно-измерительной и вычислительной техники.

Одним из возможных эффективных направлений решения указанных проблем является применение математического аппарата искусственных нейронных сетей (ИНС). Его использование позволяет в результате обучения нейросети получить математическое описание структуры преобразователя, отличающегося высокой однородностью составляющих его нейроэлементов и технологической простотой реализации сети на ПЛИС, в том числе путем ее представления на языках описания аппаратуры. Повышению эффективности систем обработки информации на основе ИНС посвящены работы таких известных ученых, как Галушкин А.И., Головкин В.А., Круглов В.В., Ясницкий Л.Н., Мак-Каллок У., Питтс В., Розенблатт Ф., Уидроу Б., Хофф М., Хопфилд Дж., Кохонен Т. и др.

Внедрение нейросетевой организации систем в основу построения преобразователей импульсно-аналоговых сигналов в код, называемых еще импульсно-цифровыми, позволяет также существенно расширить их функциональные (интеллектуальные) возможности. В первую очередь это – обучаемость ИНС-устройства на реализацию нелинейной функции преобразования с возможностью коррекции погрешностей датчиков, подключаемых к преобразователю, а также поддержка сетью функций адаптации к входным сигналам [фильтрация помех, предсказание результата, динамическая перестройка структуры преобразователя формы информации (ПФИ) на вид определенного воздействия и т.п.].

Необходимость формализации процедуры (проведения) синтеза такого рода ПФИ во многом обусловлена тем, что традиционные приемы разработки преобразователей ориентированы в основном на реализацию простых операций. Их усложнение приводит к длительному, трудоемкому поиску наиболее целесообразного метода преобразования формы представления информации, а затем его воплощения в схему устройства на основе типовых узлов и элементов вычислительной техники (ВТ). Поэтому использование только такого подхода к их разработке является одним из сдерживающих факторов в развитии интеллектуальных ПФИ.

В связи с этим является **актуальным** решение такой важной научно-прикладной задачи, как эффективное использование нейросетевого функционально-логического базиса операций для описания структур импульсно-цифровых преобразователей и создание на его основе процедур их синтеза с целью упорядочивания процесса проектирования этих устройств, особенно с расширением их операционных возможностей.

**Цель работы:** разработка моделей и процедур синтеза структур преобразователей частотно-временных параметров сигналов в цифровой код на основе применения нейросетевых технологий, обеспечивающих сокращение сроков проектирования создаваемых устройств с расширенными функциональными возможностями при заданной точности преобразования.

Для ее достижения необходимо решить следующие **основные задачи**.

1. Определение основных методологических подходов и положений по применению ИНС-технологий для проектирования преобразователей импульсно-аналоговой формы представления информации.

2. Разработка методов описания процессов преобразования частоты и временного интервала в код с использованием операций математического нейрона, построение моделей нейроподобных структур преобразователей.

3. Разработка процедур (порядка и содержания этапов) синтеза нейросетевых структур преобразователей импульсно-аналоговых сигналов в код с настраиваемыми в ходе обучения сети синаптическими связями между ее нейроэлементами.

4. Исследование технических характеристик импульсно-цифровых линейных и функциональных преобразователей с нейросетевой организацией путем анализа и моделирования их основных нейроэлементов, реализация структур преобразователей на ПЛИС с учетом способов их исходного описания.

**Методы исследования.** Для решения поставленных задач использовались математический аппарат теории искусственных нейронных сетей, теория аппроксимации и приближения функций, основы теории вероятностей, элементы теории графов и синтеза цифровых автоматов, методы моделирования.

**Достоверность полученных результатов** подтверждается математическими обоснованиями, корректным использованием математического аппарата искусственных нейронных сетей и теории аппроксимации, сопоставлением альтернативных подходов, а также результатами моделирования.

**Научная новизна** работы состоит:

1) в разработке методологических подходов и положений по применению нейросетевых технологий для проектирования устройств преобразования частотно-временных параметров сигналов в цифровой код;

2) в разработке методов описания процессов преобразования и моделей структур преобразователей с фиксированными связями между нейроэлементами;

3) в создании моделей и процедур синтеза структур нейропреобразователей с настраиваемыми синаптическими связями, базирующихся на получении в результате обучения аппроксимирующей сети конфигурации схемы устройства с минимально возможными аппаратными затратами с обеспечением заданной точности преобразования;

4) в разработке методики структурного синтеза нейропреобразователя как цифрового автомата от этапа постановки задачи до его микроэлектронной реализации на ПЛИС.

**Практическая значимость.** Практическая значимость работы состоит в том, что предложенные модели и процедуры синтеза нейросетевых структур устройств преобразования формы информации являются основой создания на базе программируемых БИС линейных и функциональных преобразователей импульсно-аналоговых сигналов с расширенными функциональными возможностями и улучшенными технико-экономическими характеристиками. Предложенная с использованием нейросетевых технологий инженерная методика синтеза этих преобразователей на ПЛИС позволяет существенно упорядочить процесс и соответственно сократить сроки их проектирования.

**Основные положения, выносимые на защиту.**

1. Модели структур преобразователей с фиксированными связями между нейроэлементами, отличающимися высокой степенью однородности и простотой их реализации.

2. Модели и процедуры синтеза структур нейропреобразователей с настраиваемыми синаптическими связями, базирующиеся на получении в результате

обучения исходной аппроксимирующей нейросети конфигурации схемы устройства с минимальными аппаратными затратами на его последующую реализацию с обеспечением заданной точности преобразования.

3. Методы последовательного вычисления активационных функций и соответственно поддерживающие их способы каскадного включения и многотактной работы однейронных сетей при построении структур преобразователей с существенным (почти на порядок) сокращением затрат на их реализацию.

4. Методика структурного синтеза нейропреобразователя как цифрового автомата от этапа постановки задачи до его реализации, позволяющая существенно упорядочить процесс проектирования устройств преобразования информации, сократить сроки и затраты на его разработку.

**Апробация работы.** Основные положения и результаты работы докладывались и обсуждались на 11-й, 12-й, 13-й и 14-й международных конференциях "Проблемы передачи и обработки информации в сетях и системах телекоммуникаций", г. Рязань, РГРТА, 2002, 2004 и 2005 гг.; 8-й, 9-й и 10-й всероссийских конференциях "Новые информационные технологии в научных исследованиях и образовании", г. Рязань, РГРТА, 2003, 2004 и 2005 гг.; всероссийских конференциях "Биотехнические, медицинские и экологические системы и комплексы", г. Рязань, РГРТА, 2002, 2004 и 2005 гг.; 10-й всероссийской межвузовской научно-технической конференции студентов и аспирантов, г. Москва, МИЭТ, 2003 г.; всероссийской научной конференции молодых ученых и аспирантов "Информационные технологии, системный анализ и управление", Таганрог, ТРТУ, 2003 г.; 10-й международной научно-технической конференции студентов и аспирантов "Радиоэлектроника, электротехника и энергетика", г. Москва, МЭИ, 2004 г.; 9-й всероссийской научно-технической конференции, г. Н. Новгород, Межрегиональное Верхне-Волжское отделение Академии технологических наук Российской Федерации (МВВО АТН РФ), 2004 г.; 38-й научно-технической конференции РГРТА, г. Рязань, 2004 г.

**Публикации.** Самостоятельно и в соавторстве по теме диссертации опубликовано 30 работ, в том числе 1 патент, 2 свидетельства Рособразования РФ об официальной регистрации программ для ЭВМ, 10 статей (из них 2 в центральной печати), тезисы к 16 докладам на международных и российских научных конференциях и 1 методические указания к лабораторным работам.

**Структура и объем работы.** Диссертация состоит из введения, четырех глав, заключения, списка литературы, включающего 110 наименований, и приложения. Основная часть работы изложена на 147 страницах машинописного текста. Работа содержит 71 рисунок и 14 таблиц.

**Внедрение результатов работы.** Результаты диссертационной работы нашли применение в разработках федерального государственного унитарного предприятия "Государственный рязанский приборный завод" (ФГУП ГРПЗ), а также внедрены в учебный процесс РГРТУ на кафедре биомедицинской и полупроводниковой электроники по специальности 190500 «Биотехнические и медицинские аппараты и системы» в дисциплине «Преобразователи информации», что подтверждено соответствующими актами.

## КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

**Во введении** обосновывается актуальность темы, дается анализ состояния исследований и разработок, формулируются цель и задачи исследования, дается характеристика выполненной работы.

**В первой главе** обосновано применение базиса нейросетевых операций для проектирования преобразователей импульсно-аналоговой ( $x$ ) формы представления информации в цифровую ( $y^*$ ), а также построены модели их структур с фиксированными связями.

Определено и обосновано такое важное методологическое положение, как интерпретация преобразователя формы представления информации  $x \rightarrow y^*$  в виде аппроксиматора с использованием нейроопераций для описания его моделируемой зависимости  $y^*(x)$  на основе методов классической теории аппроксимации (1-й подход), например в виде кусочно-ступенчатой функции, а также в виде (2-й подход), описывающем функционирование ИНС, например 3-слойной:

$$y^*(x) = F^{(3)} \left( \sum_r w_{r,i}^{(3)} F^{(2)} \left( \sum_p w_{p,r}^{(2)} F^{(1)} \left( \sum_j w_{j,p}^{(1)} x_j \right) \right) \right), \quad (1)$$

где  $F^{(1)} \div F^{(3)}$  – функции активации нейронов слоев сети, образующей аппроксиматор;  $w_{r,i}^{(l)}$  – весовые коэффициенты, настраиваемые в процессе обучения;  $x_j$  – входные (преобразуемый  $x$  и эталонный, опорный  $x_{on}$ ) сигналы;  $y^*$  – цифровой эквивалент аналоговой величины  $x \in \{\tau_x, f_x\}$  ( $\tau_x$  – временной интервал,  $f_x$  – частота), представленный в виде унитарного  $n_y$  или позиционного  $N_y$  кода.

Представление процесса аналого-цифрового преобразования  $x \rightarrow y^*$  в виде (1) определяет основное содержание процедур синтеза структур преобразователей с использованием нейросетевых технологий. Его суть заключается в проведении обучения выбранной аппроксимирующей нейросети с целью получения конфигурации схемы устройства на решение поставленной задачи преобразования при выполнении ограничений на допустимую (заданную) погрешность  $\delta_{np\ oon}$  и заданное время  $T_{np\ oon}$  преобразования:  $\delta_{np} \leq \delta_{np\ oon}$  и  $T_{np} \leq T_{np\ oon}$ , с обеспечением минимизации показателя затрат ( $\min \leftarrow C$ ) на его последующую реализацию.

Предложен укрупненный порядок синтеза ПФИ (рис. 1), состоящий из 4-х этапов. На 1-м этапе осуществляется построение нейроструктуры преобразователя как аппроксиматора. Этапы 2 – 4 обеспечивают его схемотехническую, а затем микроэлектронную реализацию, в частности на ПЛИС.

Для первого подхода к представлению аппроксимирующей зависимости  $y^*(x)$ , заменяющей идеализированную линейную функцию преобразования  $y = m_{np} \cdot x$ , где  $m_{np} = y_{\max} / x_{\max}$  – масштаб преобразования, построен целый ряд моделей структур ПФИ с фиксированными связями, называемых нейроподобными ввиду их схожести с конструкциями преобразователей, образованными в результате обучения нейросети. Их создание базируется на выборе определенных

методов представления и вычисления кусочно-ступенчатой аппроксимирующей зависимости  $y^*(x)$  в базисе операций математического нейрона, в основном с пороговой функцией активации.

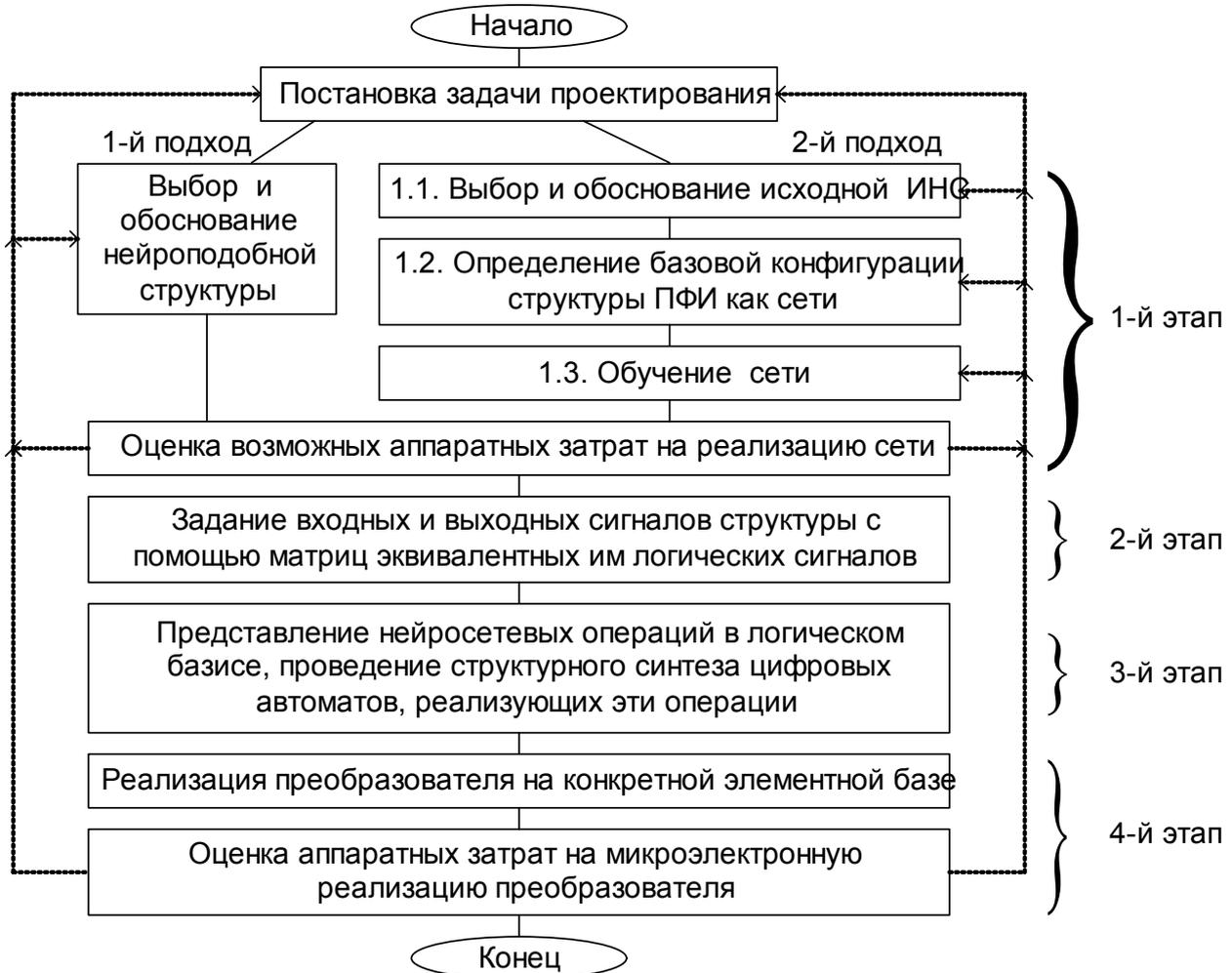


Рис. 1

Предложено использование функции активации  $Rac$  (остаток от деления) для создания структур нейропреобразователей  $x \rightarrow y_N^*$  с двоично-позиционным кодированием результата  $y_N^* = \beta_m \beta_{m-1} \dots \beta_1$ . Так, модель нейроподобной структуры преобразователя (рис. 2), осуществляющего получение  $y_N^*$ , начиная с младшего разряда  $\beta_1$ , через промежуточное вычисление число-импульсного кода  $n_{x_0} = \alpha_0[1] \alpha_0[2] \dots \alpha_0[k-1]$ , имеет описание в виде следующей совокупности нейроопераций:

$$\alpha_0[j] = \begin{cases} 1, & \text{если } x - \sum_j \Delta x_0[j] \geq 0, \\ 0, & \text{если } x - \sum_j \Delta x_0[j] < 0, \end{cases}$$

$$\beta_i[j] = Rac \left\{ \sum_j \alpha_{i-1}[j] / 2 \right\}, \quad \alpha_i[j] = \beta_i[j] \cdot \alpha_{i-1}[j],$$

где  $j = 1, 2, \dots, s$ ;  $s = Ent\{x/\Delta x_0\}$ ;  $s \in \{1, 2, 3, \dots, 2^m - 1\}$ ;  $\Delta x_0 = x_{\max}/k = const$ ;  $i = 1, 2, \dots, d$  – номера разрядов  $\beta_i$ ;  $d \in \{1, 2, \dots, m\}$ ;  $\alpha_0[0] = 0$ ;  $\beta_i[0] = 0$ .

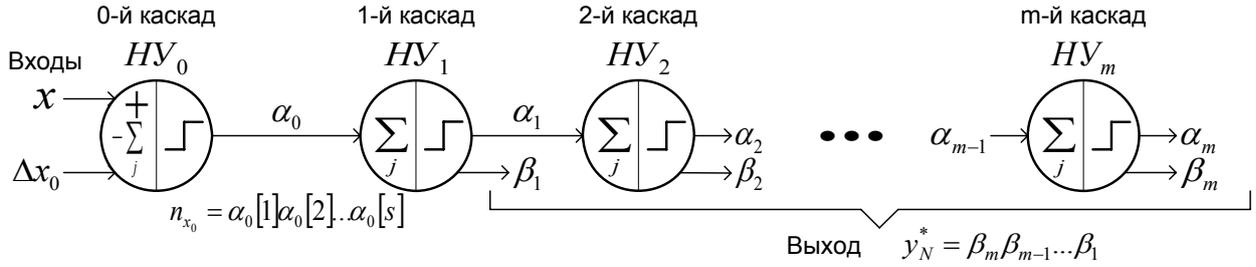


Рис. 2

Образованный ряд нейроподобных структур в основном ориентирован на выполнение линейных операций преобразования частоты  $f_x$  и временного интервала  $\tau_x$  в код, причем с малыми аппаратными затратами. Однако они характеризуются наличием фиксированных неизменяемых связей между нейронами, что затрудняет оперативную перестройку схемы на реализацию новой функции преобразования.

**Во второй главе** разрабатываются модели и процедуры синтеза структур нейропреобразователей с настраиваемыми в ходе обучения сети синаптическими связями (на примере персептронных сетей).

В виде детализированной процедуры определено содержание 1-го этапа синтеза нейропреобразователей (см. рис. 1) как последовательности действий – этапов 1.1 ÷ 1.3, которые далее иллюстрируются на примере построения ПФИ  $x \rightarrow y_n^*$  с унитарным кодированием его результата  $y_n^* = \psi_1 \psi_2 \dots \psi_k$  по принципу классификатора, для которого целесообразно применение персептронных сетей.

**На этапе 1.1** определяются вид исходной сети, количество ее слоев, структура связей между ними, разновидности применяемых активационных функций. Первоочередность и обоснованность выбора архитектуры сети предопределяют направление успешного выполнения поставленной задачи преобразования.

Для нахождения значений бит  $\psi_i$  ( $i = 1, 2, \dots, k$ ) кода  $y_n^*$  обосновано применение двухслойного персептрона, имеющего следующее матричное описание:

$$\begin{cases} Z^{(1)} = F^{(1)}(W^{(1)T} \cdot X), \\ Z^{(2)} = F^{(2)}(W^{(2)T} \cdot Z^{(1)T}), \end{cases} \quad (2)$$

где  $X$  – матрица-строка входных аналоговых сигналов сети;  $W^{(1)}$  и  $W^{(2)}$  – матрицы весовых коэффициентов между распределительным (0-м) и скрытым (1-м), скрытым и выходным (2-м) слоями сети соответственно;  $Z^{(1)}$  и  $Z^{(2)}$  – матрицы выходных сигналов скрытого и выходного слоев сети соответственно, а  $F^{(1)}$  и  $F^{(2)}$  – функции активации нейронов этих слоев, например для 1-го слоя:

$$F^{(1)}(S_i^{(1)}) = \begin{cases} 1, & \text{если } S_i^{(1)} \geq \theta_i^{(1)}; \\ 0 & \text{иначе;} \end{cases} \quad (3)$$

где  $S_i^{(1)} = \sum_{j=1}^{\mu_0} w_{j,i}^{(1)} x_j$  – взвешенная сумма аналоговых значений  $x_j$ ;  $i = 1 \dots \mu_1$ ;

$\mu_0$  и  $\mu_1$  – число нейронов 0-го и 1-го слоев соответственно.

Наряду с (3) для синтеза импульсно-цифровых преобразователей предложено использование на 1-м слое пороговой функции активации с импульсной формой представления ее результата:  $F^{(1)}(S_i^{(1)}[t_v]) = 1(t_v)$ , если  $S_i^{(1)}[t_v] \geq \theta_i^{(1)}$ ; 0 иначе; где  $S_i^{(1)}[t_v]$  – значение аналоговой суммы на входе порогового элемента нейрона в дискретный момент времени (такт)  $t_v = \nu T_0$ ,  $\nu$  – номер такта преобразования длительностью  $T_0$ ,  $i = 1 \dots \mu_1$ .

**На этапе 1.2** определяются число, вид и специфика представления входных  $X$  и выходных  $Z$  сигналов нейросетевой модели преобразователя и ее нейро-элементов, их количество во всех слоях сети, а также виды возможной технологии задания весов  $w_{j,i}^{(1)}$  и организации синаптических связей  $w_{j,i}^{(1)} \cdot x_j$  между элементами. Так, число  $k$  нейронов выходного слоя, необходимое для обеспечения максимальной приведенной погрешности  $\delta_{np} = \Delta y_{\max} / y_{\max}$  линейного преобразования  $x \rightarrow y_n^*$ , не превышающей допустимого значения  $\delta_{np_{\text{доп}}}$ , выбирается из соотношения  $k \geq \text{Int}(1/\delta_{np_{\text{доп}}})$ , где  $\text{Int}$  – операция определения ближайшего большего целого. Итогом данного этапа является представление исходного аналитического и матричного описания функционирования всей сети как ИНС-аппроксиматора (рис. 3), характеризующегося возможностью его обучения конкретной задаче линейного или функционального преобразования. На рис. 3 над линиями синаптических связей ПФИ обозначены: слева – наименования весовых коэффициентов  $w_{j,i}^{(1)}$ , а справа – их значения, например -1, для конкретной линейной операции преобразования. Значения порогов  $\theta_i^{(l)}$  для персептронных нейронов указаны над знаком порога в правом верхнем углу их изображений.

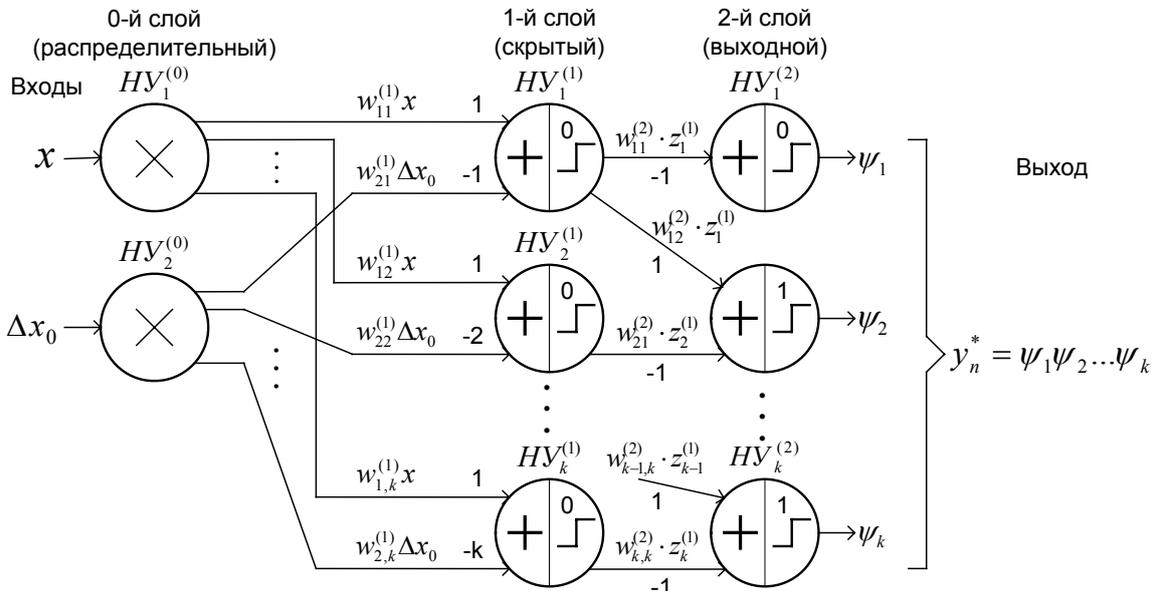


Рис. 3

Для рассматриваемого примера матрицы входных и выходных сигналов ИНС-преобразователя принимают вид:  $X = [x_1, x_2] = [x, \Delta x_0]$  и  $Z^{(2)} = (z_1^{(2)}, z_2^{(2)}, \dots, z_k^{(2)}) = (\psi_1, \psi_2, \dots, \psi_k)$ , где  $x_1 = x$  – входная преобразуемая переменная,  $x \in \{\tau_x, f_x\}$ ;  $x_2$  – опорная величина  $x_{on}$  или эталон, определяющий меру

преобразования. Он задается в соответствии с таблицей. Для структуры ПФИ (см. рис. 3) значение  $x_{on} = \Delta x_0 = x_{\max}/k$ .

Для 2-слойной структуры ПФИ  $x \rightarrow y_n^*$  (см. рис. 3) время преобразования  $T_{np}$  находится в виде суммы составляющих  $T_{np}^{(1)}$  и  $T_{np}^{(2)}$  на ее слоях:

$$T_{np} = T_{np}^{(1)} + T_{np}^{(2)} = \max\{T_{z_r^{(1)}}\} + \max\{T_{\psi_i}\},$$

где  $T_{z_r^{(1)}}$  – время получения одноразрядного цифрового эквивалента  $z_r^{(1)} = \{0, 1\}$  на основе аналоговых величин  $x$  и  $\Delta x_0$ ;

$T_{\psi_i}$  – время вычисления разряда  $\psi_i$  на основе значений  $z_r^{(1)}$  ( $r = [\overline{1, \mu_1}]$ ).

**Виды сигналов  $x_{on}$  для ИНС-преобразователей частоты  $f_x$  и временного интервала  $\tau_x$  в код**

Форма представления $x$	Вид сигнала $x_{on}$ и его значение	Принцип работы преобразователя
Временной интервал $\tau_x$	Период $T_0 = \tau_{x_{\max}}/k$	Циклический
	Частота $f_0 = k/\tau_{x_{\max}}$	
Частота $f_x$	Частота $f_0 = f_{x_{\max}}/k, f_0 = f_{x_{\max}}$	Непрерывный
	Интервал $\tau_u = k/f_{x_{\max}}$	Циклический

**На этапе 1.3** осуществляются выбор алгоритма обучения сети на решение поставленной задачи преобразования, а затем его проведение с получением структуры и весов синаптических связей между ее нейронами – как итогового результата построения нейросетевой модели структуры преобразователя. Обучение 2-слойного персептрона осуществляется на основе алгоритма обратного распространения ошибки.

Найденные при этом значения порогов  $\theta_r^{(1)} = 0$  ( $r = [\overline{1, k}]$ ),  $\theta_1^{(2)} = 0$  и  $\theta_i^{(2)} = 1$  ( $i = [\overline{2, k}]$ ) нейронов 1-го и 2-го слоев ИНС-преобразователя, а также веса синаптических связей сети, отраженные матрицами  $W^{(1)T}$  и  $W^{(2)T}$ , для операции линейного преобразования  $x \rightarrow y_n^*$  имеют вид:

$$W^{(1)T} = \begin{Bmatrix} 1 & -1 \\ 1 & -2 \\ \dots \\ 1 & -k \end{Bmatrix}, \quad W^{(2)T} = \begin{Bmatrix} -1 & 0 & 0 & 0 & \dots & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 & \dots & 0 & 0 & 0 \\ \dots \\ 0 & 0 & 0 & 0 & \dots & 0 & 1 & -1 \end{Bmatrix}.$$

Синтез нейросетевой структуры преобразователя на этапе обучения сети прямого распространения осуществляется с использованием сформулированной целевой функции ( $\min \leftarrow C$ ) проектирования:

$$C = \sum_{i=1}^L (V^{(l)} - V_1^{(l)}) \cdot c_{(l)}^{(W)} + \mu_l \cdot c_{(l)}^{(F)},$$

где  $V^{(l)}$  – общее количество синаптических связей, идущих от  $(l-1)$ -го слоя сети к  $l$ -му, из них  $V_1^{(l)}$  – количество единичных связей;  $c_{(l)}^{(W)}$  и  $c_{(l)}^{(F)}$  – затраты на реа-

лизацию синаптической связи, идущей к нейрону  $l$ -го слоя, и его активационной функции соответственно;  $\mu_l$  – число нейронов  $l$ -го слоя;  $L$  – число слоев ИНС-аппроксиматора. Ее введение позволяет минимизировать возможные аппаратные затраты на последующую реализацию преобразователя.

На основе 1- и 3-слойной персептронных сетей также синтезированы структуры ПФИ  $x \rightarrow y^*$  с унитарным число-импульсным  $y_n^* = \alpha_1 \alpha_2 \dots \alpha_{k-1}$  и позиционным  $y_N^* = \beta_m \beta_{m-1} \dots \beta_1$  кодированием результата. Показана возможность их обучения на реализацию операций нелинейного преобразования.

Предложены методы последовательного вычисления активационных функций нейроаппроксиматоров и соответственно поддерживающие их способы каскадного включения однеионных сетей при построении структур преобразователей. Их применение позволяет существенно (почти на порядок) сократить затраты на реализацию преобразователей. Наряду с этим обоснована целесообразность использования нейронов с функциями активации с переменным значением порога  $\theta_1^{(i)} = x$ . На их основе построены нейроструктуры ПФИ  $x \rightarrow y_n^*$  (рис. 4) с унитарным кодированием результата  $y_n^* = \alpha_1 \alpha_2 \dots \alpha_{k-1}$ , образованные путем каскадного включения  $(k - 1)$  однеионных персептронов:

$$\alpha_i = F^{(i)}(w_{11}^{(i)} \cdot S_1^{(i-1)} + w_{21}^{(i)} \cdot \Delta x_0, x), \quad i = 1, 2, \dots, k - 1, \quad (4)$$

где  $S_1^{(0)} = 0$ ,  $S_1^{(i)} = w_{11}^{(i)} \cdot S_1^{(i-1)} + w_{21}^{(i)} \cdot \Delta x_0$  – частичная сумма аналоговых величин.

Обучение преобразователя, реализующего совокупность зависимостей вида (4), сводится к последовательному обучению однеионных персептронов, начиная с первого.

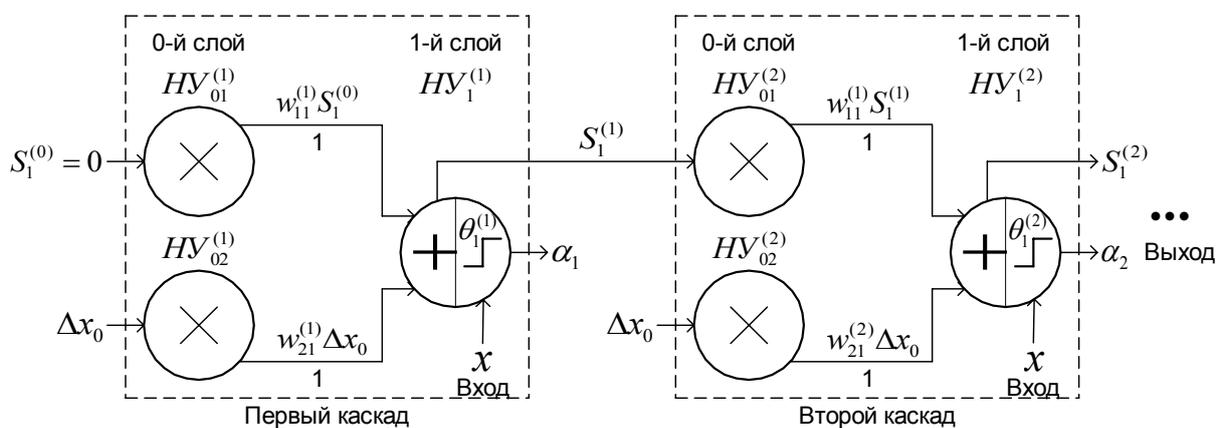


Рис. 4

В результате синтеза сформированы многотактные однеионные структуры преобразователей циклического принципа действия, отличающиеся значительно меньшими (на порядок и более) аппаратными затратами на их реализацию по сравнению с типичными многослойными и многокаскадными персептронными ПФИ (см. рис. 2 и 4) за счет организации последовательной во времени (потактной) работы сети в виде одного слоя или каскада.

В третьей главе исследуется возможность применения рекуррентных и гибридных сетей для синтеза структур импульсно-цифровых преобразователей, а также предлагается методика их синтеза как цифрового автомата.

Общность свойств формирования результата измерения (преобразования) во времени и функционирования рекуррентных сетей обосновывает целесообразность эффективного применения этих сетей для построения преобразователей с частотной и время-импульсной формой представления преобразуемого сигнала.

С целью упрощения структур ПФИ, полученных на базе этих сетей, предлагается декомпозировать преобразователь на две нейросетевые компоненты с последующим их синтезом на основе предложенной процедуры (этапы 1.1 – 1.3). В качестве первой компоненты выступает однослойная персептронная сеть  $x \rightarrow y_n^*[hT_0]$  с число-импульсным кодированием промежуточного результата  $y_n^*[hT_0] = \sum_h \alpha_0[hT_0]$ , а в качестве второй – двухслойная рекуррентная сеть, осуществляющая операцию последовательного во времени преобразования  $y_n^*[hT_0] \rightarrow y_N^*$  значений  $\alpha_0[hT_0]$  число-импульсного эквивалента  $y_n^*[hT_0] = \alpha_0[T_0]\alpha_0[2T_0] \dots \alpha_0[(k-1)T_0]$  в позиционный код  $y_N^*$ . Ее вторая компонента имеет следующее матричное описание:

$$\begin{cases} Z^{(1)}[hT_0] = F^{(1)}(W^{(1)T} \cdot X'[hT_0]), \\ Y_N^*[hT_0] = F^{(2)}(W^{(2)T} \cdot Z^{(1)T}[hT_0]), \end{cases}$$

где  $X'[hT_0] = [\beta_1[(h-1)T_0], \dots, \beta_m[(h-1)T_0], \alpha_0[hT_0]]$ ;  $T_0$  – период дискретизации;  $Y_N^*[hT_0] = (\beta_1[hT_0], \beta_2[hT_0], \dots, \beta_m[hT_0])$ ;  $h$  – номер такта преобразования.

Структура ПФИ  $x \rightarrow y_N^*$  показана на рис. 5, на котором запоминающий элемент обозначен как "ЗЭ". Декомпозиция ИНС-преобразователя позволяет улучшить сходимость его обучения в целом.

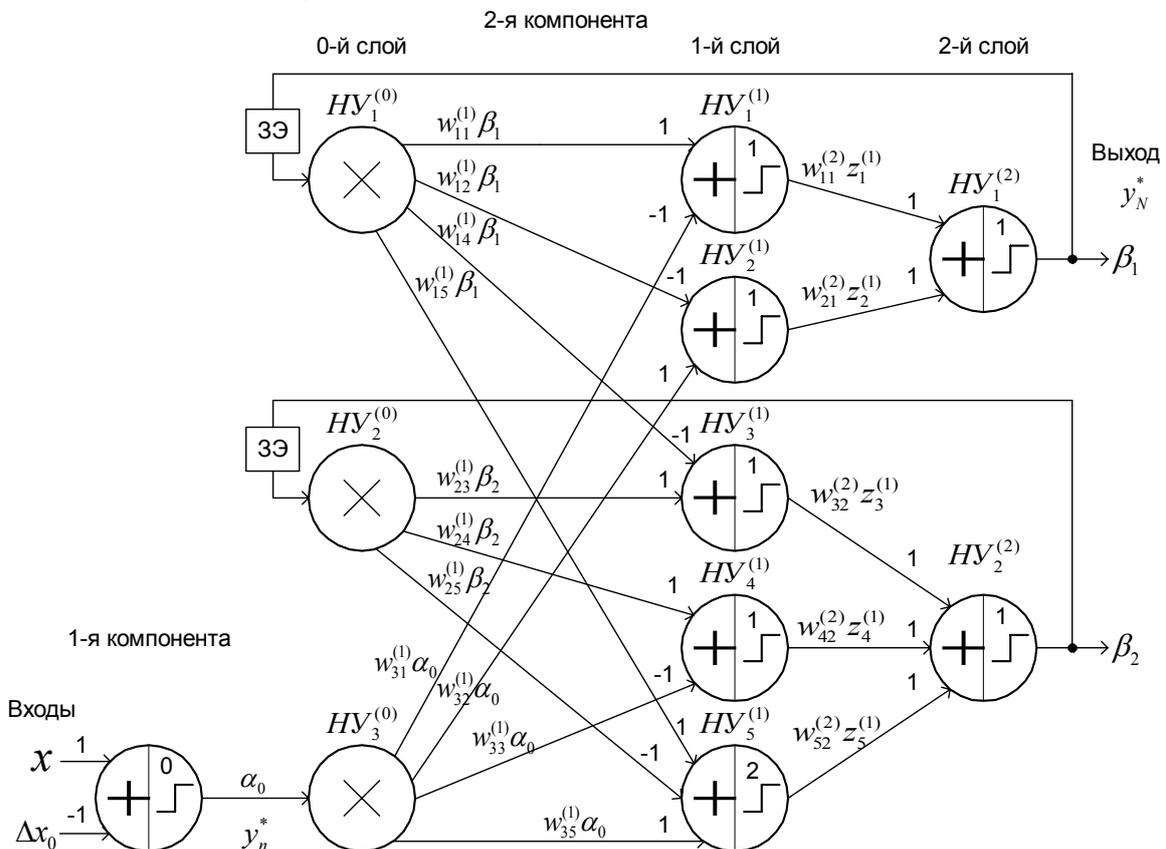


Рис. 5

С точки зрения аппаратных затрат для ПФИ с позиционным способом кодирования результата в зависимости от погрешности преобразования найдены функции выигрыша применения рекуррентных сетей в сравнении с персептронными. Показано, что общее количество нейронов для 10- и 16-разрядных преобразователей уменьшается в них соответственно в 20 и 500 раз.

Наряду с этим рассмотрена возможность построения ПФИ на основе радиально-базисных (RBF) сетей, достоинством которых является отсутствие скрытых слоев, что упрощает процедуру их обучения. Предложено использование функции активации нейронов с вычислением под экспонентой разности первой степени, показана эффективность ее применения. Построена двухкомпонентная (гибридная) структура функционального преобразователя, состоящая из RBF- и рекуррентной сетей, осуществляющих операции функционального  $x \rightarrow f(x)$  и линейного  $f(x) \rightarrow y_N^*$  преобразования соответственно.

Разработана и реализована методика структурного синтеза нейропреобразователей импульсно-аналоговых сигналов как цифрового автомата. Содержание его четырех этапов (см. рис. 1) далее иллюстрируется для преобразователя временного интервала  $\tau_x$  в унитарный код  $n_y = a_1 a_2 \dots a_{k-1}$ .

В результате проведения 1-го этапа как последовательности действий 1.1–1.3 (см. рис. 1) производится (при заданной точности получения результата преобразования) синтез нейросетевой структуры ПФИ  $\tau_x \rightarrow n_y$  с представлением входных и выходных переменных в виде физических величин.

На 2-м этапе формируется матричное представление входов-выходов  $i$ -го нейрона ( $i = \overline{[1, k-1]}$ ) структуры:

$$\tilde{\mathbf{X}}_{\cdot i} = \left\| \begin{array}{c} \tilde{\tau}_x \\ e_{\Delta_{i-1}\tau_0} \end{array} \right\|, \quad \tilde{\mathbf{Y}}_{\cdot i} = \left\| \begin{array}{c} a_i \\ e_{\Delta_i\tau_0} \end{array} \right\|,$$

в котором аналоговые величины  $\tau_x$ ,  $\Delta_{i-1}\tau_0$  и  $\Delta_i\tau_0$  описываются в виде соответствующих им логических сигналов  $\tilde{\tau}_x$ ,  $e_{\Delta_{i-1}\tau_0}[t_i]$  и  $e_{\Delta_i\tau_0}[t_i]$ , отражающих двоичную логику формирования преобразуемых частотных и время-импульсных сигналов.

На 3-м этапе формируется граф описания  $i$ -го нейрона ПФИ  $\tau_x \rightarrow n_y$  как структурного автомата (рис. 6). На 4-м этапе на его основе составляется описание  $i$ -го нейрона ПФИ  $\tau_x \rightarrow n_y$ , а также преобразователя в целом на языке описания аппаратуры VHDL либо в виде логической схемы.

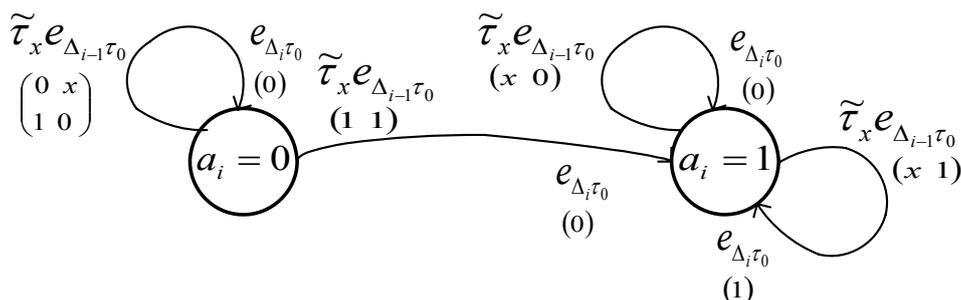


Рис. 6

Проведена экспериментальная проверка работоспособности синтезированных нейро-преобразователей путем их верификации средствами программного обеспечения Xilinx ISE 4.2 для ПЛИС фирмы Xilinx, осуществляющего моделирование полученных схем.

Показано влияние вида сети на функциональные (интеллектуальные) возможности ПФИ. Так, перцептронные сети эффективны для построения преобразователей с унитарным кодированием результата. Для синтеза линейных преобразователей частоты и временного интервала в код с позиционным способом кодирования целесообразно применение рекуррентных сетей, а для функциональных – рекуррентных и радиально-базисных, а также их комплексирование. Приведены характеристики производительности преобразователей на ПЛИС в зависимости от погрешности преобразования. Так, применение ПЛИС фирмы Xilinx, особенно серий Virtex2, Virtex4 и Spartan2 с тактовыми частотами до 200÷500 МГц, позволяет существенно (почти на порядок) уменьшить время преобразования  $T_{np}$  импульсно-цифровых ПФИ, строившихся ранее на схемах со средним уровнем интеграции.

Дан пример синтеза на ПЛИС сигнализатора уровня электропроводных сред как нейропреобразователя частоты в унитарный код. Его обучение производилось на основе тарировочных (реальных) характеристик частотного (резонансного) датчика уровня.

Для варианта совместной реализации системы обучения и нейропреобразователя на ПЛИС с целью уменьшения затрат времени на формирование и загрузку новых весов его синаптических связей предложен псевдоассоциативный процессор (патент № 2248037).

**В четвертой главе** произведен анализ основных характеристик нейроэлементов и определено их влияние на выбор структуры ИНС-преобразователя.

Найдены зависимости для определения дисперсии выходного сигнала нейрона-сумматора двух частот, нейрона-сумматора двух кодо-управляемых частот, а также выходного сигнала каскадного включения нейронов с синаптическими связями на основе формирования кодо-управляемых частот.

Получена передаточная функция нейронов-умножителей частоты на цифровой код как одного из вариантов реализации динамически перестраиваемой синаптической связи. Найдены аналитические выражения для оценки времени преобразования синтезированных ИНС-устройств в зависимости от заданной точности формирования результата и формы представления входных сигналов.

Для нахождения характеристик ИНС-преобразователей применено также имитационное моделирование их элементов с частотно-импульсной формой представления выходных сигналов. Так, имитационная модель каскадного включения нейронов с синаптическими связями, реализуемыми на основе цифрочастотных умножителей (ЦЧУ) показана на рис. 7. В ней моментам появления единичных импульсов, интенсивность появления которых в ЦЧУ отражают их выходные частоты  $f_z^{(1)}, \dots, f_z^{(m)}$  1, ...,  $m$ -го звеньев каскада, пропорциональные входным управляющим  $n$ -разрядным кодам  $N_{x1} = a_1^{(1)} a_2^{(1)} \dots a_n^{(1)}, \dots, N_{x,m} = a_1^{(m)} a_2^{(m)} \dots a_n^{(m)}$ , в моделирующей системе соответствуют транзакты  $Tr_1, \dots,$

$Tr_m$ . Модель состоит из сегментов преобразования разряда  $a_i^{(j)}$  позиционного кода  $N_{x,j}$  ( $i=1,2,\dots,n, j=1,2,\dots,m$ ) в транзакты  $Tr_i^{(j)}$ , соответствующие импульсному сигналу частоты  $f_{z,i}^{(j)} = f_z^{(j-1)} \cdot (a_i^{(j)} / 2^i)$ , где  $f_z^{(0)} = f_{\max}$ , приборов  $FAC_j$  и сегмента-таймера, осуществляющего продвижение модельного времени  $t_{\text{мод}}$ .

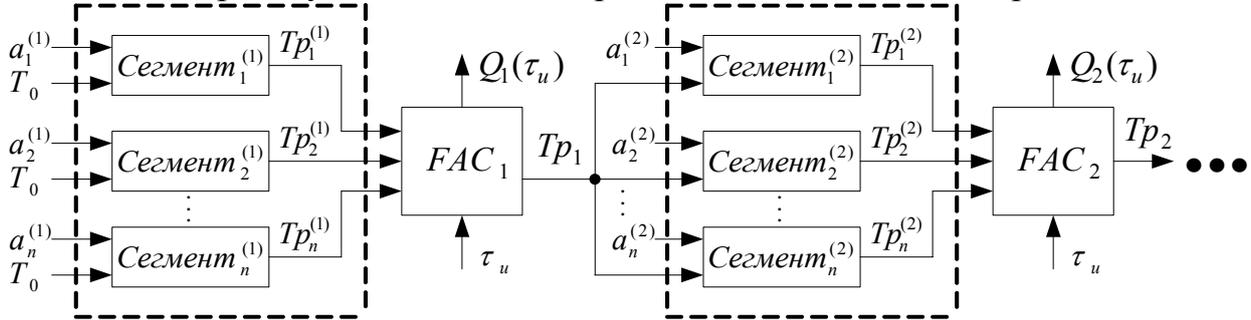


Рис. 7

В результате моделирования получена зависимость дисперсии  $\sigma^2$  выходной частоты  $f_z$  для 3-входового нейрона-сумматора кодо-управляемых частот. Анализ значений  $\sigma^2$  показывает, что при синтезе таких нейронов для сокращения времени преобразования следует уменьшать интервал неравномерности выходной частоты  $f_z$ , в том числе за счет уменьшения разрядности кодов, задающих значения синаптических связей ИНС-преобразователя.

Две программы по моделированию устройств преобразования зарегистрированы в Отраслевом фонде алгоритмов и программ РФ – № 4785 и № 5038.

В **заключении** приведены **основные результаты** диссертационной работы.

1. Разработаны основные методологические подходы и положения по применению нейросетевых технологий при проектировании устройств преобразования частотно-временных параметров сигналов в цифровой код, определяющие организацию и упорядочивающие синтез новых вариантов их структур.

2. Разработаны методы описания процессов преобразования и моделей структур преобразователей с фиксированными связями между нейроэлементами, отличающихся высокой степенью однородности и простотой их реализации.

3. Созданы модели и процедуры синтеза структур нейропреобразователей с настраиваемыми синаптическими связями, базирующиеся на получении в результате обучения аппроксимирующей сети конфигурации схемы устройства с минимально возможными аппаратными затратами на его последующую реализацию с обеспечением заданной точности.

4. Разработаны методы последовательного вычисления активационных функций и соответственно поддерживающие их способы каскадного включения и многотактной работы однейронных сетей для построения моделей структур преобразователей с существенным (почти на порядок) сокращением аппаратных затрат на их реализацию.

5. Определены особенности организации и синтеза структур ИНС-преобразователей на основе рекуррентных и гибридных сетей как одного из направлений снижения затрат на реализацию заданной операции преобразования и расширения их функциональных возможностей.

6. Разработана методика структурного синтеза нейропреобразователя как цифрового автомата от этапа постановки задачи до его микроэлектронной реализации на ПЛИС, обеспечивающая существенное упорядочивание процесса проектирования устройств преобразования информации, сокращение сроков и затрат на их разработку.

7. Проведены анализ и моделирование основных нейроэлементов и учтены их свойства при проектировании ИНС-преобразователей.

### Список публикаций

1. Волковыский В.Л., Челебаев С.В. Оптимизация выполнения арифметических операций в машинах баз данных // Проблемы передачи и обработки информации в сетях и системах телекоммуникаций: Материалы 11-й международной науч.-техн. конф. Рязань: РГРТА, 2002. С. 48-50.
2. Челебаев С.В., Волковыский В.Л. Применение псевдоассоциативного 3У в компьютерных системах обработки биомедицинской информации // Биотехнические, медицинские и экологические системы и комплексы: Материалы всероссийской науч.-техн. конф. Рязань: РГРТА, 2002. С. 81-82.
3. Челебаев С.В., Волковыский В.Л. Оптимизация выполнения поисковых операций в машинах баз данных // Вестник РГРТА. Выпуск 11. Рязань, 2003. С. 50-53.
4. Челебаев С.В., Локтюхин В.Н. Анализ погрешности аналого-цифрового преобразования сигналов, модулированных по прямоугольной форме // Новые информационные технологии в научных исследованиях и образовании: Материалы 8-й всероссийской науч.-техн. конф. Рязань: РГРТА, 2003. С. 124-125.
5. Челебаев С.В. Элементы синтеза преобразователей импульсно-аналоговых сигналов на ПЛИС // Микроэлектроника и информатика – 2003. Десятая всероссийская межвузовская научно-техническая конференция студентов и аспирантов: Тезисы докладов. М.: МИЭТ, 2003. С. 94.
6. Челебаев С.В., Локтюхин В.Н. Анализ погрешности при суммировании двух частотных сигналов // Физика полупроводников. Микроэлектроника. Радиоэлектронные устройства: Межвуз. сб. науч. тр. Рязань, 2003. С. 31-37.
7. Челебаев С.В. Анализ статистических характеристик суммирования кодуемых частотных сигналов // Физика полупроводников. Микроэлектроника. Радиоэлектронные устройства: Межвуз. сб. науч. тр. Рязань, 2003. С. 40-46.
8. Челебаев С.В. Анализ импульсно-цифровых вычислительных преобразователей на основе их функционально-логического моделирования // Информационные технологии, системный анализ и управление. Всероссийская научная конференция молодых ученых и аспирантов: Тезисы докладов. Таганрог: ТРТУ, 2003. С. 31-33.
9. Челебаев С.В. Функциональное моделирование цифро-частотных сглаживающе-преобразующих устройств // Информатика и прикладная математика: Межвуз. сб. науч. тр. Ряз. гос. пед. ун-т им. С.А. Есенина. Рязань, 2003. С. 61-64.
10. Челебаев С.В. Функциональная модель преобразователя “код-частота” на основе интегратора параллельного типа // Проблемы передачи и обработки ин-

- формации в сетях и системах телекоммуникаций: Материалы 12-й международной науч.-техн. конф. Рязань: РГРТА, 2004. С. 59-61.
11. Челебаев С.В. Частотно-импульсная модель нейронузла на основе линейных преобразователей "код-частота" // Радиоэлектроника, электротехника и энергетика. Десятая междунар. науч.-техн. конф. студентов и аспирантов: Тез. докл. В 3-х т. М.: МЭИ, 2004. Т. 1. С. 354-355.
  12. Челебаев С.В., Локтюхин В.Н. Функционально-логическая модель цифро-частотных суммирующе-преобразующих устройств // Информационные технологии в проектировании: Межвуз. сб. науч. тр. РГРТА. Рязань, 2004. С. 73-79.
  13. Локтюхин В.Н., Челебаев С.В. Персептронная модель преобразователя частоты в код на основе принципа взвешенного кодирования // Новые информационные технологии в научных исследованиях и образовании: Тезисы докладов 9-й всероссийской науч.-техн. конф. Рязань: РГРТА, 2004. С. 57-58.
  14. Челебаев С.В. Модель каскадного включения преобразователей "код-частота" для варианта однолинейной нейронной сети // Методы и средства измерений физических величин: Материалы 9-й всероссийской научно-технической конференции. Н. Новгород: Межрегиональное Верхне-Волжское отделение Академии технологических наук Российской Федерации (МВВО АТН РФ), 2004 г. С. 38.
  15. Челебаев С.В. Особенности анализа статистических характеристик импульсно-цифровых преобразователей при их каскадном включении // Физика полупроводников. Микроэлектроника. Радиоэлектронные устройства: Межвуз. сб. науч. тр. Рязань, 2004. С. 49-59.
  16. Локтюхин В.Н., Челебаев С.В. Использование базиса искусственных нейронных сетей для построения измерителей временных интервалов // Биотехнические, медицинские и экологические системы и комплексы: Тезисы докладов всероссийской науч.-техн. конф. Рязань: РГРТА, 2004. С. 153-154.
  17. Челебаев С.В. Анализ погрешности цифруправляемого генератора частоты // Проблемы передачи и обработки информации в сетях и системах телекоммуникаций: Материалы 13-й международной науч.-техн. конф. Рязань: РГРТА, 2004. С. 88-90.
  18. Челебаев С.В. Нахождение передаточной функции импульсно-цифровых преобразователей типа "код-частота" // Информационные технологии моделирования и управления: Междунар. сб. науч. тр. Выпуск 18. Воронеж: Научная книга, 2004. С. 47-51.
  19. Пат. 2248037. Российская Федерация, МПК G 06 F 15/00. Псевдоассоциативный процессор [Текст] / Волковыский В.Л., Челебаев С.В.; Заявитель и патентообладатель РГРТА. № 2003100459/09. Бюл. № 7 от 10.03.2005. 2 с.: ил.
  20. Челебаев С.В., Локтюхин В.Н. Персептронные модели аналого-цифровых преобразователей // Новые информационные технологии в научных исследованиях и образовании. Тезисы докладов 10-й всероссийской науч.-техн. конф. Рязань: РГРТА, 2005. С. 99-101.
  21. Свидетельство об отраслевой регистрации разработки № 4785. Программа для функционально-логического моделирования комбинированного включения

- преобразователей кода в частоту и частоты в код / Челебаев С.В.; Правообладатель РГРТА. дата регистрации 17.05.05; дата выдачи 15.06.05.
22. Свидетельство об отраслевой регистрации разработки № 5038. Программа для нахождения передаточной функции преобразователя кода в частоту / Челебаев С.В.; Правообладатель РГРТА. дата регистрации 14.07.05; дата выдачи 27.07.05.
  23. Локтюхин В.Н., Челебаев С.В. Нейросетевые модели преобразователей частоты в унитарный код // Электроника: Межвуз. сб. науч. тр. Рязань, 2005. С. 110-118.
  24. Локтюхин В.Н., Челебаев С.В. Об одном варианте построения трехслойной персептронной структуры линейного АЦП // Информатика и прикладная математика: Межвуз. сб. науч. тр. Рязань: РГПУ, 2005. С. 146-150.
  25. Локтюхин В.Н., Челебаев С.В. О возможности применения аппарата ИНС для построения преобразователей импульсно-аналоговых сигналов в код // Проблемы передачи и обработки информации в сетях и системах телекоммуникаций: Материалы 14-й международной науч.-техн. конф. Рязань: РГРТА, 2005. С. 97-98.
  26. Челебаев С.В. Об одном варианте построения трехслойной персептронной модели структуры нелинейного АЦП // Проблемы передачи и обработки информации в сетях и системах телекоммуникаций: Материалы 14-й международной науч.-техн. конф. Рязань: РГРТА, 2005. С. 102-104.
  27. Локтюхин В.Н., Челебаев С.В. О возможности построения нейропреобразователей частотно-временных параметров биосигналов // Биотехнические, медицинские и экологические системы и комплексы: Тезисы докладов всероссийской науч.-техн. конф. Рязань: РГРТА, 2005. С. 87-88.
  28. Челебаев С.В. Применение двухслойного персептрона для анализа частотных параметров биосигналов // Биотехнические, медицинские и экологические системы и комплексы: Тезисы докладов всероссийской науч.-техн. конф. Биотехнические, медицинские и экологические системы и комплексы. Рязань: РГРТА, 2005. С. 88-90.
  29. Локтюхин В.Н., Челебаев С.В., Шемонаев Н.В. Проектирование цифровых устройств на основе САПР фирмы Xilinx: Метод. указания к лаб. работам: Рязань, РГРТА, 2005. 24 с.
  30. Локтюхин В.Н., Челебаев С.В. Принципы применения технологии искусственных нейронных сетей для проектирования преобразователей частотно-временных параметров сигналов в код // Датчики и системы. №2. 2006. С. 43-56.

